

出席國際會議報告

報告人姓名	吳致穎 (Chih-Ying Wu)
報告人身分	清大資工所碩士班二年級
參與會議名稱	ESWEEK 2008
參與會議時間	2008 / 10 / 18 ~ 2008 /10 / 25
參與會議地點	Atlanta, GA, USA
主要研究主題	Compiler、Optimizing on Heterogeneous Mutlicore

一、 與會議流程簡介

會議概況

這次參與會議是 ESWEEK 2008，它主要是由三個 Conference 再加上七個 Workshop 所組成。三個主要 Conference 名稱如下：

- CASES
(International Conference on Compilers, Architecture, and Synthesis for Embedded Systems)
- CODES+ISSS
(International Conference on Hardware/Software Co-design and System Synthesis)
- EMSOFT
(International Conference on Embedded Software)

ESWEEK 聯合舉辦三種重要的 Embedded System Conference，全球 Embedded System 各式各樣 Topic 的專家學者/研究人員參與其中，各自分享與交換自己所屬領域的發展/研究狀況。

ESWEEK 為每年舉辦一次的聚會，今天舉辦於 Atlanta, GA, USA。Accept Paper 狀況如下：CASES (27/82 32.9%) , CODES+ISSS (44/143 30.8%) and

EMSOFT(28/110 25.5%)。明年 Paper Submission 的 Deadline 大約在 2009 April，會議將在 2009/9 於法國巴黎舉行。

參與流程

今年的會議於 10/19~24 在 Atlanta 舉行，我們 10/18 搭乘西北航空台北—大阪—底特律航線，再轉搭西北國內班機到亞特蘭大休息一晚。會議流程如下：10/19 Tutorial/Workshop、10/20~22 Conference、之後為其他 Workshop 時間。

其中我個人有興趣的 Topic 為：Compiler、Profiling tools 以及部份 Co-Design 議題。星期天 Tutorial 主要參加 SSA-based Register Allocation Tutorial，接著三天的 Conference 我是以 CASES 為主（80%），剩下的另外兩個 Conference 在時間許可下聽上述 topics。最後 Workshop 時間去旁聽 ESTIMedia (Real-time Media on Embedded System)。

二、目前在此領域的前瞻研究主流

這次我的重心主要是在 CASES 上面，CASES 2008 所 Accept 的 Paper 有 27 篇，下面是投稿數量(過第二階段)以及領域分類：

Accepts	Total	Topic
3	9	Reconfigurable embedded computing systems
4	8	Low-power architectures and compilation, power vs. performance tradeoffs
4	8	Compilation techniques that focus on embedded architectures
3	7	Multicore for embedded: hardware and software issues
2	7	Memory management, smart caches and compiler controlled memories
3	6	Profiling, measurement, and analysis techniques of embedded applications
2	5	Novel architectures and micro-architectures for embedded systems
1	2	Nanoscale challenges and embedded computing
1	3	Dynamic compilation and managed runtime envs for embedded systems
1	3	Application-specific and domain-specific embedded systems
0	2	Validation, verification, and debugging techniques for embedded software
1	1	VLSI and circuit techniques for embedded system design
1	1	Design, specification, and synthesis of embedded systems

1	1	Customizable processors and digital signal processors
0	1	Ins-level parallelism for embedded, including VLIW, EPIC and superscalar

由上面的數據看得出來前三樣：Reconfigurable computing、Compiler optimization、Low power v. s. performance trade-off 是 CASES 最受親睽的三樣 Topics。

雖然大方向 Topic 可以統計出來，但是實際上仔細去參加一些 Session 會發現三種現象：

- 原本去之前猜測 Multicore、Parallel 等等多核心世代的 Keyword 會佔據不少 CASES 篇幅，但是從上面統計數據來看 Multi-core 類型的 paper 不會很多。現場實際聽很多 Compiler、Profiling 之類的議題，他們解的問題是有些很理論性，像是 Compiler Session 所提的 paper 都像是 Register allocation Modeling、Isomorphic Sub-tree Enumeration、Flow analysis 之類，都算老學派理論性問題。這一點是覺得有趣的地方。
- 有不少 paper 問題是跨領域性的問題很難直接性定調他就是某個領域，舉例來說：Session 5 的「Reducing Pressure in Bounded DBT Code Caches」他被分類在 Caching 類的 topic，但是他的 Caching 機制是為了改善 Dynamic Binary Translation 的 code cache 問題，因此很難單純把他劃分為單純 cache 研究（Cache Session 問題多少有這種特性）。
- Paper 與 paper 之間關連性不太大，一些 Compiler 相關的 Session 很常出現四篇 Papers 就是四種大方向，以致於很難導到一種很統一性的趨勢結論，只能說有些議題稍微多一點人在討論。

由於去聽的資料感覺還挺離散，我就針對我比較著重的幾個點來說明研究主流：

- SSA Based-Register Allocation

這次跟 SSA Based RA 相關的文獻有第一天五個講者的 Tutorial。Compiler Session 的「Advanced Conservative and Optimistic Register Coalescing」，以及 ESTIMedia Workshop 的針對 DSP 問題去作 SSA Register allocation 最佳化。Compiler 類型 Register allocation 問題採用 SSA-Based 算是個現在當紅的趨勢。SSA 的表達方式較傳統類型的 RA modeling 容易解決一些 data flow 全域分歧問題（像是 IF-ELSE 的 block 不碰面之類），這類型 model 的問題將來對於 Multi-core 程式 RA 最佳化會有一定幫助，因此 SSA-RA 相關的問題像是 Coalescing 問題都算會是有入持續投入的研究。

- Profiling for co-design

傳統的 profiling 主要分成 Sampling 與 Instrumentation 方向，後者有詳細的 Detail 偵測能力卻有大的 overhead，今年 ESWEEK 有兩三篇動用到 profiling 技巧類型的論文都分別把關鍵部份 co-design 化，來達到降低 overhead 問題。但是比較有趣的是會後 QA 時間往往發問者會針對多一塊 FPGA 的 power consumption 問題作發問。這類型的問題發展空間還算很大，只是感覺後續的人發 ES 類論文可能會針對 Low power v. s. performance trade-off 要提出自己的見解。

三、與國外學者的互動紀實

此次會議我主要參加的是 CASES，因此我比較針對 CASES 三天來我的能力所聽聞的狀況以及其他時間所參與的議程做報告。

出席人員的分佈狀況

CASES 出席的人數大部分是學界人士，參與教授的領域很多本身作 System：Compiler、Profiling（歐美學校居多）或者是偏 Arch. or co-design 硬體相關（亞洲居多）相關。與會的學生大部分都是在美國的 PHD. student 或者是 Post-PHD.，其中有很大比例的印度裔學生，領域多少也如上述兩項。

或許是因為 CASES 討論的議題理論性的 topic (SSA、Register Allocation、Modeling...etc) 佔不少，會場的討論大部分都比較學術性。

業界人士以 ARM 公司的人最多、NEC 有看到一位 RD，ARM 的人數最多其中因為他們要推廣 SOC-C，其他的業界人士有不少也是在 ARM 發表產品時出現。業界人士比較多出席在大會場像是 Apple 的人講解他們對 Power on Demand for Mobile Computing Device 的研究、ESWEEK closing：Intel, Tensilica, ST, FZI. ARM, CEA-LIST 針對 embedded system 發展趨勢做討論。

印象深刻人物、議題

這次會議讓我印象最深刻的議題主要是 CASES 的 Keynote 「ZebraNet and Beyond: Applications and Systems Support for Mobile, Dynamic Networks」以及他的主講人 Margaret Martonosi (Princeton University)。這個議題原本以為是類似 Android 手機相關的行動環境，結果卻不是。主講人主張未來的世界行動運算環境的重要：不僅是手機、各樣目的 sensor、mobile devices 可能存在各式各樣的物品、動植物、人身上之間互相 computing。這個未來從硬體—OS—軟體設計都面臨到不少挑戰，主講人從他們的計畫「ZebraNet：設計軟硬體行動裝置觀察非洲斑馬活動軌跡」來看待這類型問題的過去未來。

中間他描述從 21 世紀初期的一代的演進到往後機種中間不論是 Chip 製程演進、Power、OS 各層級像是 light-weight Memory Management、sensor routing、Real-time Application 之間的考量。印象最深刻在於主講者可以用非常深入淺出的帶過 Embedded System 各個 domain 的 topics，台上台下互動良好不會過於沉悶，最後也提供他們從 ZebraNet 計畫看未來世界 mobile-computing 的挑戰—一個整體性的挑戰。

這類型的議題之後有一個日本學者在講解人類未來 Sensor 環境發展，像是居家防盜之類的情境，剛剛好他們提到的一些問題也呼應 ZebraNet 所提出的未來挑戰。

最劇烈攻防戰

這次印象第二深刻的議題大概就是 CASES 星期二中午前的「**SoC-C: Efficient Programming Abstractions for Heterogeneous Multicore Systems on Chip**」。ARM 針對自家產品提出一種 extend-C 的 Language：SOC-C，可以針對他們自家的 ARM Chip 去做一定的 Pipeline、FIFO、Parallel 優化。發表完後的攻防戰大概是印象最深刻的，從商業產品類型的質疑、Language 定義的質疑、SOC-C Compiler 優化能力質疑到 SOC-C 與傳統 Compiler 優化衝突與否的質疑。可以說是最全方面的攻防戰，也讓人深深見識在 Multi-core 世代，從以前的 Cilk、OpenMP、StreamIT...到現在各家單位推廣新型態的產品要說服大家使用的困難度。

與其他人互動紀實

這次的會議遇到很多像是新加坡國際大學的學生、MIT 日本 PHD student、一位義大利籍的 compiler 選項優化博士生、還有幾位在 CASES 遇到的印度裔 PHD 學生...etc。主要談論的是下列幾點（我聊天比較台灣跟他們環境差異）：

- 畢業評鑑制度

感覺外國對於 A 級 Conference 的重視度甚至會比長篇的 journal 來看得重要。

- 研究議題選擇

跟幾個印度裔學生聊天，他們會認為亞洲學校（韓國、台灣、大陸）對於比較常發表計劃類型的 implement paper，跟他們一些 LAB 攻略數學 modeling 的氣氛不太相同，這也是聊天聊到研究方向時的差異。

還有一些其他的話題，上述兩個 points 大概是這次最常聊到。研究部分主要是跟一個 Research 中心放在 Compiler Optimization Modeling 的學生請益，他提點我在寫自己的論文上面如果想要 Modeling 一個問題的方法，這一點對我受益良多。他提點我有時 Modeling 一個問題不見得一定要往深奧的理論鑽研，把問題 reduce 到傳統的演算法有時也有不錯的效果。

四、 擬定具體的研究計畫

MTK 分項計畫二第三組（後編譯時期再編譯優化）的規劃內容，當初就有把 SSA-Based Register Allocation 的優化問題納入考量。當初考量的情境有兩個可能的機會：

1. 如果 Dalvik 要做類似 JNI、或者是 Ahead of time compiling 相關問題，此時會同時出現 exe code 與 runtime 時期 VM interpret 的 code。可以探討兩者之間的關係性已達到 Register 使用最佳化。

2. Profiling Dalvik VM 的特性去討論 Dex tools 所做 Register Allocation 是否還有多少發展空間性。

這次剛剛好 CASES 討論的主題為 SSA-based Register Allocation，再者剛剛好於 2008/10/21 號 Dalvik VM 相關 tools 的 source code 都已經釋放出來，算是個機會可以嘗試著去考量 SSA-Based RA 在底下擁有 VM 的環境之下相關性的問題。

以下是我未來研究的時程，目前是嘗試挑戰 CASES 2009。

1. 2008 年 11 月 - 12 月

主要目標工作一：

Trace google Dalvik VM code，目標是針對他的：

Dx tools Register Allocation 機制

Dalvik IR 特性

Dalvik VM runtime IR->machine code Register Allocation 狀況

主要目標工作二：

Survey SSA-based RA 問題於 Embedded System TestCase 的發展

2. 2009 年 01 月

主要目標工作一：

搜尋可以使用的工具針對 IR -> VM Runtime -> Exe Register 實際 online 分配狀況

主要目標工作二：

搜尋可靠的 benchmark 來做測試

主要目標工作三：

測試 benchmark 以及我們從 11-12 月 trace code 所鎖定的可能問題點實際運作狀況

3. 2009 年 02 月 - 03 月

主要目標工作一：

依照測試數據以及之前前人理論基礎去嘗試 model 我們的問題

主要目標工作二：

將我們的研究實際 implement 並且測試

主要目標工作三：

產出我們的改善數據並且開始撰寫 paper

4. 2009 年 04 月

主要目標工作：

持續撰寫論文並且修改力求投稿 CASES 2009

原先的規劃論文目標是鎖定 CGO 2010 (ACM & IEEE Code Generation and Optimization 2009/Sep. 截稿)。這次參加 CASES 2009 有這個機緣，可以嘗試著提前挑戰論文看看。

五、 其他與心得報告

帶回來資料部份：

一、官方文件

二、針對 SSA-Based Register Allocation Studying 筆記

三、部份 Session 的 Author 論文報告錄音檔

這次很感謝老師給我這個機會以及 MTK 的贊助，讓我有這個機會一次參加三個國外頂級 Conference。對我而言最大的收穫在於自己可以聽到一些比我高級高上數倍的前輩指導（雖然印度腔真的很難辨識），對我來說獲益匪淺。